

(19)日本国特許庁(JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-88790

(43)公開日 平成5年(1993)4月9日

(51)Int.Cl.⁵

識別記号

庁内整理番号

FI

技術表示箇所

G O 6 F 1/26

15/02

3 0 5 H 9194-5L

7832-5B

G O 6 F 1/ 00

3 3 4 E

審査請求 未請求 請求項の数 1 (全 12 頁)

(21)出願番号 特願平3-251826

(22)出願日 平成3年(1991)9月30日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 發明者 二宮 良次

東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

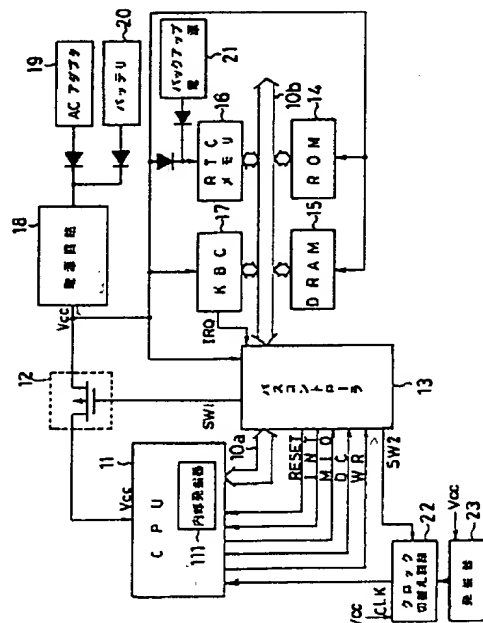
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 電源制御方式

(57) 【要約】

【目的】CPUの動作を保証した状態でCPUの電源をオフするスリープモード機能を実現できるようにし、消費電力の低減を図る。

【構成】CPU11をリセットした状態でそのCPU11への電源Vccの供給が停止され、これによってCPU11はスリープモードに設定される。このスリープモードにおいては、電源VccがオフされているのでCPU11の消費電流は大幅に低減される。また、CPU11をリセットする際にはそのCPU11のレジスタ内容が退避され、そしてこの退避されたレジスタ内容は電源Vccの供給が再開されてリセットが解除された際に復帰される。このため、電源Vccの供給停止前の状態からCPU11を動作開始させることができ、CPU11の正常動作を保証することができる。



1

【特許請求の範囲】

【請求項 1】 CPU と、この CPU にシステムバスを介して結合される周辺回路とを有するデータ処理装置において、

前記 CPU の電源をオン／オフするスイッチ手段と、
前記 CPU をスリープモードに設定するための所定のモード設定条件の成立の有無を判別し、条件成立時に前記 CPU のレジスタ内容を退避する手段と、
前記 CPU のレジスタ内容が退避された際、前記スイッチ手段を制御して前記 CPU の電源をオフする手段と、
前記 CPU の電源がオフされた際に前記システムバスを介して前記周辺回路から前記 CPU へ流れ込む電流を遮断する手段と、
前記 CPU への割り込み要求に应答して、前記スイッチ手段を制御して前記 CPU の電源をオン状態に再設定する手段と、
前記 CPU の電源がオン状態に再設定された際、前記退避したレジスタ内容を前記 CPU に復帰する手段とを具備し、
前記 CPU をリセットした状態で前記 CPU の電源を一時的にオフすることを特徴とする電源制御方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明はデータ処理装置の電源制御方式に関し、特にポータブルコンピュータの CPU に対する電源制御方式に関する。

【0002】

【従来の技術】 近年、携行が容易でバッテリーにより動作可能なラップトップタイプのポータブルコンピュータが種々開発されている。この種のポータブルコンピュータに於いては、無駄な消費電力を低減するために、所定の条件下においては CPU の動作速度を自動的に低下させるスリープモード機能が設けられている。

【0003】 このスリープモード機能は、例えば、一定時間の間オペレータによるキーボード操作が実行されなかった場合に、CPU を低周波数の動作クロックによって駆動させるものである。このようなスリープモード機能は、特にバッテリー駆動タイプのポータブルコンピュータに有効に利用されている。

【0004】 しかしながら、このように CPU の動作クロックを切り替える従来のスリープモード機能は、すべての種類の CPU に対して適用できるものではない。なぜなら、CPU を構成するマイクロプロセッサのシステム構成によっては、クロック切替えにより、CPU 内での誤動作が引き起こされる場合があるからである。

【0005】 特に、米インテル社により開発され製造販売されているマイクロプロセッサ (i80486) のように、外部から供給される外部クロックよりも速いクロックで動作するマイクロプロセッサを CPU として使用する場合には、クロックの切り替えによって誤動

2

作が引き起こされる危険が高い。これは、次のような理由によるものである。

【0006】 すなわち、このようなプロセッサは、PLL 回路を含む内部発振器を持ち、外部から供給されるクロックに PLL 回路を同期させ、その PLL 回路で内部的に速いクロックを発生させてそれを利用して高速動作を実現している。このため、このようなマイクロプロセッサが正常に動作するためには、外部から供給されるクロックの位相が確定していることが必要とされる。さもないと、PLL 回路の同期動作に異常が来たされるからである。

【0007】 したがって、もし、このように内部発振器を持つ CPU に対して従来のスリープモード機能をそのまま適用すると、クロック切り替え時におけるクロック位相の不連続によって、CPU の動作が保証されなくなるという不具合が生じる。

【0008】

【発明が解決しようとする課題】 従来のスリープモード機能では、CPU 内での誤動作を引き起こす場合があり、CPU の動作を保証できないという欠点があった。

【0009】 この発明はこのような点に鑑みてなされたもので、CPU の動作を保証した状態でその CPU の電源をオフするスリープモード機能を実現できるようにし、消費電力を十分に低減することができる電源制御方式を提供することを目的とする。

【0010】

【課題を解決するための手段および作用】 この発明による電源制御方式は、CPU と、この CPU にシステムバスを介して結合される周辺回路とを有するデータ処理装置において、前記 CPU の電源をオン／オフするスイッチ手段と、前記 CPU をスリープモードに設定するための所定のモード設定条件の成立の有無を判別し、条件成立時に前記 CPU のレジスタ内容を退避する手段と、前記 CPU のレジスタ内容が退避された際、前記スイッチ手段を制御して前記 CPU の電源をオフする手段と、前記 CPU の電源がオフされた際に前記システムバスを介して前記周辺回路から前記 CPU へ流れ込む電流を遮断する手段と、前記 CPU への割り込み要求に应答して、前記スイッチ手段を制御して前記 CPU の電源をオン状態に再設定する手段と、前記 CPU の電源がオン状態に再設定された際、前記退避したレジスタ内容を前記 CPU に復帰する手段とを具備し、前記 CPU をリセットした状態で前記 CPU の電源を一時的にオフすることを特徴とする。

【0011】 この電源制御方式においては、CPU をリセットした状態でその CPU の電源がオフされるので、CPU の動作に影響を及ぼすことなく、CPU の消費電力を十分に低減することができる。また、CPU をリセットするにはその CPU のレジスタ内容が退避される。この退避されたレジスタ内容は、電源がオン状態に

3

再設定されてリセットが解除された際にCPUに復帰される。このため、電源をオフする前の状態からCPU動作を開始することができる。したがって、CPUの動作を保証した状態で、そのCPUへの電源供給を停止させるという新たなスリープモード機能を実現できるように、データ処理装置の消費電力を著しく低減することが可能となる。

【0012】

【実施例】以下、図面を参照してこの発明の実施例を説明する。

【0013】図1には、この発明の一実施例に係わる電源制御方式を実現するためのラップトップタイプポータブルコンピュータのシステム構成が示されている。このポータブルコンピュータは、AC商用電源またはコンピュータ本体に着脱自在に装着されるバッテリーによって駆動されるコンピュータであり、図示のように、CPU11、スイッチ回路12、バスコントローラ13、ROM14、ダイナミックRAM (DRAM) 15、リアルタイムクロック (RTC) メモリ16、キーボードコントローラ (KBC) 17、電源回路18、AC電源アダプタ19、バッテリー20、バックアップ用電源21、クロック切替え回路22、および発振器23を備えている。

【0014】CPU11はこのシステム全体の制御を司るものであり、システムバス10bを介して周辺回路を成す各コンポーネント、すなわち、ROM14、ダイナミックRAM (DRAM) 15、リアルタイムクロック (RTC) メモリ16、キーボードコントローラ (KBC) 17に接続されている。このCPU11は、例えば前述のマイクロプロセッサ (i80486) のように内部的に高速クロックを生成して動作するために、内部発振器111を備えている。すなわち、このCPU11は、クロック切替え回路22を介してクロック発振器23から供給されるクロックCLKの数倍の高速クロックを内部発振器111によって内部的に生成し、それを利用して高速動作する構成である。

【0015】また、CPU11は、実行中のアプリケーションプログラムによってコールされるBIOS (Basic Input Output System) プログラムの実行により、スリープモード設定条件の設立の有無を判断し、条件成立時には、CPU11内のレジスタ内容の退避、スリープモードへ移行することを示すスリープモード識別フラグの設定、およびHALT (停止) 命令の実行を順次行う。スリープモード設定条件は、例えば、一定期間以上オペレータによるキー入力操作が行なわれなかった場合等に成立する。

【0016】CPU11のレジスタ内容は、ダイナミックRAM (DRAM) 15に退避される。また、スリープモード識別フラグは、リアルタイムクロック (RTC) メモリ16に格納される。

【0017】CPU11がプログラムの実行を停止する

4

ためのHALT (停止) 命令を実行すると、CPU11が停止状態に設定されたことを通知するために、CPU11は、コントロール信号 (MIO) を“L”レベル、コントロール信号 (DC) を“L”レベル、コントロール信号 (WR) を“H”レベルに設定する。ここで、コントロール信号 (MIO) はメモリと入出力装置のどちらをアクセスするかを示すものであり、コントロール信号 (DC) はデータとコマンドのどちらを出力するかを示すものであり、コントロール信号 (WR) は書き込みと読み出しのどちらかを行うかを示すものである。

【0018】クロック発振器22は、CPU11に供給する動作クロック (CLK) として例えば32MHzまたは16MHzのクロックを発生する。このクロック発振器22からのクロック (CLK) は、クロック切替え回路22に送られる。クロック切替え回路22は、CPU11に対してクロック (CLK) またはGNDレベル出力をそのCPU11の動作クロックとして供給する。

【0019】バスコントローラ13は、CPUバス10aとシステムバス10bとの接続/分離を制御すると共に、CPU11に対するリセット信号 (RESET) と割り込み信号 (INT) の供給、およびクロック (CLK) の供給、並びにCPU11への電源供給を制御する。

【0020】このバスコントローラ13は、通常はCPU11を動作させるためにスイッチ回路12をオンにしてCPU11に電源Vccを供給すると共に、クロック切替え回路22を制御してCPU11に動作クロック (CLK) を供給する。しかし、CPU11をスリープモードに設定する時には、バスコントローラ13は、そのクロック (CLK) の供給を停止すると共に、電源Vccの供給も停止する。また、このようにクロック (CLK) および電源Vccの供給を停止する際には、バスコントローラ13は、その停止に先立ってリセット信号 (RESET) をアクティブにし、これによってCPU11をリセットする。このようにCPU11をリセット状態にしてからクロック (CLK) および電源Vccの供給を停止するのは、クロック (CLK) の供給停止によるクロック位相のずれや、電源遮断によってCPU11が誤動作するのを防止するためである。

【0021】さらに、このようにクロック (CLK) および電源Vccの供給を停止する際には、バスコントローラ13は、CPUバス10aとシステムバス10bとを切り離し、これによってCPU11への無駄な電流の流れ込みを防止する。CPU11がスリープモードに移行可能な状態になったことは、CPU11からの各種コントロール信号 (MIO、DC、WR) によって認識される。

【0022】すなわち、スリープモードに移行可能な状態になると、前述したようにCPU11はHALT命令を実行し、信号MIOを“L”レベル、信号DCを

5

“L”レベル、信号WRを“H”レベルにする。このため、バスコントローラ13は、これら信号のレベルを検出することによって、CPU11がスリープモードに移行可能な状態になったことを認識できる。

【0023】また、バスコントローラ13は、クロック(CLK)および電源Vccの供給停止中にキーボードコントローラ(KBC)17からのキー入力割り込みや、図示しないシステムタイマからのタイマ割り込みのようなハードウェア割り込みの要求(IRQ)を受け取ると、CPU11をスリープモードから通常の動作モードに復帰させるために、電源Vccおよびクロック(CLK)の供給を再開すると共に、リセット信号(RESET)をインアクティブにしてそのリセット状態を解除し、CPU11にレジスタ内容の復帰処理を実行させる。また、この後、バスコントローラ13は、CPU11に対して割り込み信号(INT)を供給する。

【0024】ROM14には、キー入力待ちファンクションサブルーチン等のBIOS(Basic Input Output System)プログラムが格納されている。ダイナミックRAM(DRAM)15はCPU11によって実行されるアプリケーションプログラム等を格納するためのものであり、スリープモードへの移行時には、このダイナミックRAM(DRAM)15にはCPU11のレジスタ内容が退避される。

【0025】リアルタイムクロック(RTC)メモリ16は、時計機能やカレンダー機能を実現するためのモジュールであり、そのメモリには電源遮断時にもその記憶内容が消失されないように、バックアップ用電源17が常時供給されている。このリアルタイムクロック(RTC)メモリ15には、前述したスリープモード識別フラグが格納される。

【0026】このスリープモード識別フラグは、CPU11に電源Vccが供給された時に、スリープモードからの復帰によってCPU11だけが電源オフした状態から復帰したのか、あるいはスリープモードに関係なくシステム全体の電源がオフした状態から復帰したのかを識別するために使用される。すなわち、CPU11への電源供給を再開したときは、通常のシステム全体の電源投入時の状態と同じく、CPU11は初期化状態にある。通常の電源投入時にはブートストラップ処理を行うだけで退避されているレジスタ内容を復帰する必要はないが、スリープモードから復帰した際にはレジスタ内容をCPU11に復帰する必要がある。このため、CPU11は、電源Vccの供給が再開されると、リアルタイムクロック(RTC)メモリ16のスリープモード識別フラグをチェックし、これによってスリープモードからの復帰であるか否かを判別する。

【0027】キーボードコントローラ(KBC)17は、図示しないキーボードからのキー入力があると、CPU11にキー入力割り込みを通知するためにハードウ

6

ウェア割り込み要求(IRQ)をアクティブにする。このハードウェア割り込み要求(IRQ)としては、このようなキー入力割り込みの他、一定周期毎に発生される図示しないシステムタイマからのタイマ割り込み等がある。

【0028】電源回路18は、AC商用電源をDC電源に変換するAC電源アダプタ19からの電源またはバッテリー20からの電源を受け、それを所望のDC電源電圧Vccに変換するDC-DCコンバータである。

【0029】図2には、バスコントローラ13の具体的な構成の一例が示されている。このバスコントローラ13は、図示のように、電源切替回路131、リセット信号発生回路132、割り込み信号発生回路133、R-Sフリップフロップ135、バス接続/分離回路136によって構成されている。

【0030】電源切替回路131は、スイッチ回路12をオン/オフ制御してCPU11への電源Vccの供給を制御するためのものであり、フリップフロップ135がリセットされた時には、スイッチ信号SW1を“H”レベルにしてスイッチ回路12をオフさせる。一方、フリップフロップ135がセットされた時には、電源切替回路131は、スイッチ信号SW1を“L”レベルにしてスイッチ回路12をオンさせる。

【0031】また、フリップフロップ135の出力は、制御信号SW2としてクロック切替回路22に供給される。クロック切替回路22は、フリップフロップ135がリセットされた時にはクロック(CLK)の供給を停止し、フリップフロップ135がセットされた時にはクロック(CLK)を供給を開始する。

【0032】ゲート回路134は、信号MIO、DC、WRがそれぞれ“L”レベル、“L”レベル、“H”レベルに設定されたこと、つまりCPU11がHALT命令を実行しことを認識した時、フリップフロップ135をリセットする。また、フリップフロップ135のセットは、割り込み要求(IRQ)によって行なわれる。

【0033】リセット信号発生回路132は、フリップフロップ135をリセットするためのゲート回路134の出力にตอบสนองし、リセット信号(RESET)をアクティブにする。また、リセット信号発生回路132は、割り込み要求(IRQ)にตอบสนองしてリセット信号(RESET)をインアクティブに設定する。割り込み信号発生回路133は、割り込み要求(IRQ)にตอบสนองして割り込み信号(INT)を発生する。

【0034】バス接続/分離回路はCPUバス10aとシステムバス10b間の接続/分離を行うためのものであり、CPU11の電源遮断時に周辺回路からCPU11に電流が流れ込まないように、フリップフロップ135がリセットされた時にCPUバス10aとシステムバス10b間を分離する。この分離は、例えば、CPU11に繋がっているCPUバス10aをGNDレベルに固

7

定することによって行なわれる。この様なCPU11への無駄な電流の流れ込み防止は、CPU11の消費電流を大幅に低減する。また、実際には、CPUバス10aのみならず、CPU11に繋がるすべての信号線についてGNDレベルに固定することが好ましい。

【0035】このように構成されバスコントローラ13においては、信号MIO、DC、WRがそれぞれ“L”レベル、“L”レベル、“H”レベルに設定された事が検出されると、ゲート回路134の出力によってリセット信号(RESET)がアクティブ状態に設定され、またフリップフロップ135がリセットされることによってクロック(CLK)を停止するための制御信号SW2が発生されると共に、電源切替え回路131によって電源スイッチ回路12をオフするための制御信号SW1が発生される。

【0036】この状態で、割り込み要求(IRQ)が入力されると、フリップフロップ135がセットされてクロック(CLK)供給を再開するための制御信号SW2が発生され、また電源切替え回路131により電源スイッチ回路12をオンするための制御信号SW1が発生される。また、電源スイッチ回路12をオンしてから一定時間(例えば1ms)経過後に、リセット信号(RESET)がインアクティブに設定される。そして、割り込み信号発生回路133から、割り込み信号(INT)が発生される。

【0037】次に、図3乃至図5を参照して、図1のポータブルコンピュータにおけるスリープモードへの移行動作とそのスリープモードからの復帰動作について説明する。

【0038】まず、図3のフローチャートを参照して、CPU11の消費電流を低減するために、スリープモードで一時的にそのCPU11への電源Vccの供給を停止する場合の動作について説明する。

【0039】CPU11がアプリケーションプログラムの実行中に例えばキー入力待ち状態になると、通常、図3に示すようなBIOSによる割り込み待ちファンクションのルーチンがコールされる。ここでは、まず、CPU11は、キー入力割り込みの発生の有無を判断し(ステップS11)、割り込みが発生した際には割り込み処理でキーコード読み取り等の処理を実行し(ステップS12)、その後、アプリケーションプログラムの実行に戻る。

【0040】一方、キー入力割り込みが一定時間発生しなかった場合には、CPU11は、スリープモード設定条件が成立されたことを認識し、スリープモード設定のためのサブルーチンを実行する。ここでは、CPU11は、まず、その時のレジスタ内容をダイナミックRAM(DRAM)15にセーブする(ステップS13)。次いで、CPU11は、スリープモード識別フラグを“1”に設定し、そのスリープモード識別フラグをリア

8

ルタイムクロック(RTC)メモリ16に格納する(ステップS14)。この後、CPU11は動作停止のためのHALT命令を実行する(ステップS15)。

【0041】CPU11は、HALT命令を実行すると、CPU11が停止状態になったことを通知するために、信号MIOを“L”、信号DCを“L”、信号WRを“H”にする。そして、外部から再起動されない限り、停止状態を維持する。

【0042】バスコントローラ13は、これら信号(MIO、DC、WR)を監視しており、CPU11がHALT命令を実行したことが分かったと、リセット(RESET)信号をアクティブにしてCPU11をリセット状態にする。次に、クロック(CLK)の供給を停止し、そして電源Vccの供給を停止する。さらに、バスコントローラ13は、CPUバス10aをGNDレベルに固定し、周辺回路からCPU11への電流の流れ込みを防止する。このようにして、CPU11は電源Vcc供給が停止されたスリープモード状態となる。

【0043】この後、バスコントローラ13は、キーボードコントローラ(KBC)17からのキー入力割り込みや、図示しないシステムタイマからのタイマ割り込み等のハードウェア割り込み要求(IRQ)が発生されると、CPU11への電源Vccの供給を再開し、次いでクロック(CLK)の供給を再開し、この後、CPUバス10aを強制的にGNDに固定している状態から解除する。以上の処理が終了してから、約1msウエイト後、バスコントローラ13は、リセット信号(RESET)をインアクティブにする。

【0044】リセット信号(RESET)がインアクティブになると、CPU11は動作を開始して図4のルーチンを実行する。この図4のルーチンは、初期状態に強制設定するためのリセットスイッチが投入された時や、電源投入時に実行されるものと同一のルーチンである。

【0045】この図4のルーチンでは、まず、CPU11は、リアルタイムクロック(RTC)メモリ15に格納されているスリープモード識別フラグの内容をチェックする(ステップS21)。スリープモード識別フラグが“0”の場合には、スリープモードからの復帰ではなく、システムの電源投入またはリセットスイッチの投入による通常のシステム起動であるので、CPU11はブートストラップ処理を実行する(ステップS22)。

【0046】一方、スリープモード識別フラグが“1”の場合にはスリープモードからの復帰であるので、CPU11は、リアルタイムクロック(RTC)メモリ15のスリープモード識別フラグを“0”に書き替え(ステップS23)、その後、退避したレジスタ内容をダイナミックRAM(DRAM)15からロードしてレジスタ内容を元に戻す(ステップS24)。そして、CPU11は、図3で説明したキー入力割り込みチェック処理(ステップS11)に移行し、これによってスリープモ

9

ード設定前の状態に戻る。

【0047】このように、この実施例のスリープモード機能は、CPU11をリセットした状態でCPU11への電源Vccの供給を停止し、その電源Vccの供給停止によってCPU11の消費電流を低減している。

【0048】図5には、以上説明したスリープモード動作の動作タイミングが示されている。図示のように、通常モードからスリープモードに移行する際には、CPU

11によってHALT命令が実行された後、リセット (RESET) 信号がアクティブにされ、これによって CPU11をリセットした状態でクロック (CLK) が

停止され、そしてCPU11への電源Vccもオフされる。

【0049】また、スリープモードから通常モードに復帰する際には、ハードウェア割り込み要求 (IRQ) が発生された後、まず、CPU11への電源Vccがオンされて、クロック (CLK) の供給が再開され、その後リセット (RESET) 信号がインアクティブにされ、これによってCPU11のリセット状態が解除される。

次に、図6を参照して、バスコントローラ13の他の具

体的構成の一例を説明する。

【0050】図2のバスコントローラ13は、HALT命令の実行によって出力されるコントロール信号によりCPU11がクロック停止可能な状態になったことを認識したが、この図6のバスコントローラ13は、CPU11から発行される通知に基づいて、CPU11が電源停止可能な状態になったことを認識する構成である。

【0051】すなわち、バスコントローラ13は、ゲート回路134の代わりに、デコーダ201とレジスタ202を備えている。デコーダ201は、CPU11から電源停止可能な状態になったことの通知が発行された際、それを解釈してレジスタ202にその通知データをセットする。レジスタ202に通知データがセットされると、リセット信号発生回路132によってリセット (RESET) 信号がアクティブにされ、またフリップフロップ135がリセットされることにより電源Vccをオフするための制御信号SW1が発生される。

【0052】このような構成のクロック制御回路13を使用すれば、CPU11がたとえHALT命令を実行しなくても、CPU11が電源停止可能状態になったことを認識することが可能となる。

【0053】以上説明したように、この実施例のポータブルコンピュータにおいては、CPU11をリセットした状態でそのCPU11への電源Vccをオフしているので、CPU11がその電源供給の停止によって誤動作するといった事態を防止できる。また、通常のスリープモードのようにクロック (CLK) の周波数を低下させるのではなく、CPU11の電源Vccをオフしているので、消費電力を大幅に低減できるようになる。

【0054】さらに、CPU11をリセットする際には

10

そのCPU11のレジスタ内容が退避され、この退避されたレジスタ内容は電源Vccの供給が再開されてリセットが解除された際に復帰される。このため、電源Vccをオフする前の状態からCPU11を動作開始させることができ、CPU11の正常動作を確実に保証することができる。

【0055】なお、このようなCPU11に対する電源制御方式は、内部発振器を持つCPUのスリープモード機能の実現に特に適しているが、内部発振器をもたず外部クロックに同期して動作するCPUに適用しても同様にして誤動作を招くことなく消費電力を低減できることはもちろんである。

【0056】また、この実施例では、CPU11がスリープモードから復帰したのかあるいはシステム全体の電源が投入されたのかを識別するためにスリープモード識別フラグをCPU11によってソフトウェア的に設定したが、例えば、バスコントローラ13内にフリップフロップ等を用意し、このフリップフロップにスリープモード識別フラグをハードウェア的に設定することも可能である。

【0057】さらに、この実施例では、CPU11の電源Vccをオフするだけでなく、クロック (CLK) の供給も停止するスリープモードを説明したが、電源Vccだけをオフしてもよい。

【0058】

【発明の効果】以上のように、この発明によれば、CPUの動作を保証した状態でCPUの電源をオフするスリープモード機能を実現できるようになり、消費電力を十分に低減することが可能となる。

【図面の簡単な説明】

【図1】この発明の一実施例に係るポータブルコンピュータのシステム構成を示すブロック図。

【図2】同実施例のシステムの設けられているバスコントローラの具体的構成の一例を示すブロック図。

【図3】同実施例のシステムにおけるスリープモードへの移行動作を説明するフローチャート。

【図4】同実施例のシステムにおけるスリープモードからの復帰動作を説明するフローチャート。

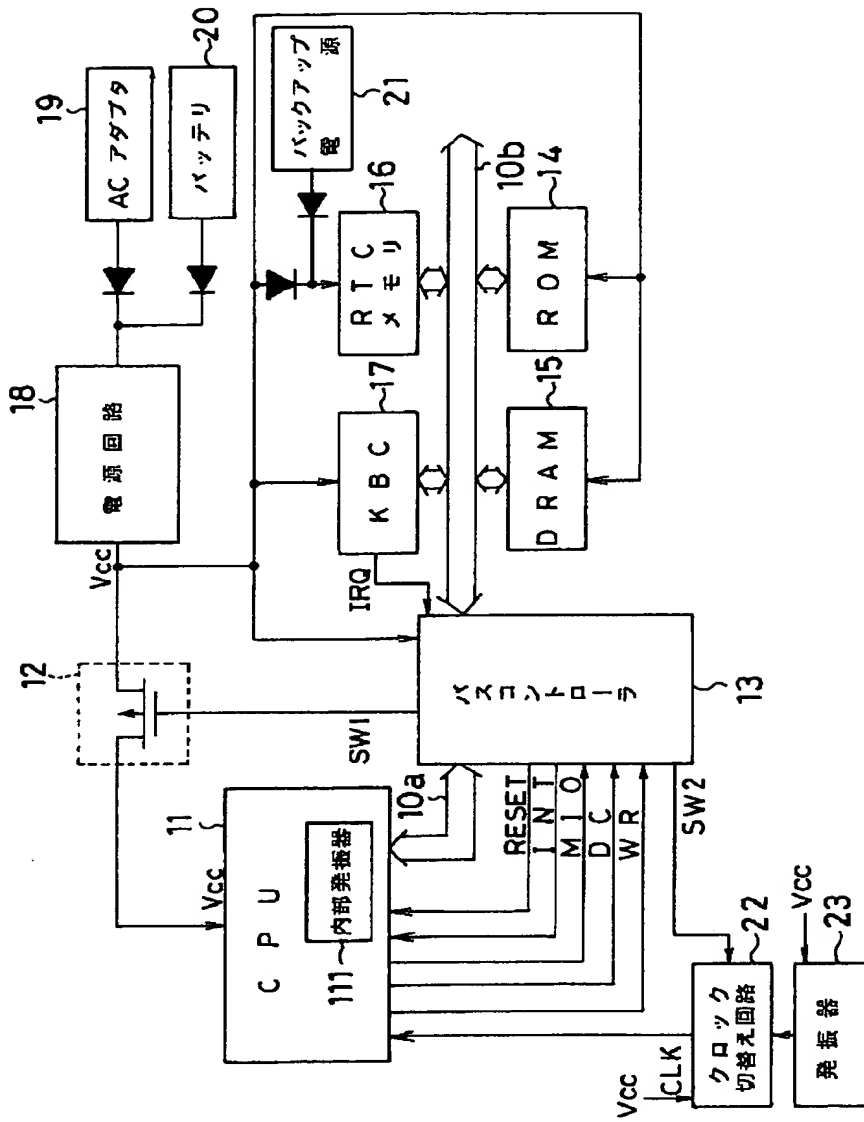
【図5】同実施例のシステムの動作タイミングを示すタイミングチャート。

【図6】同実施例のシステムの設けられているバスコントローラの具体的構成の他の例を示すブロック図。

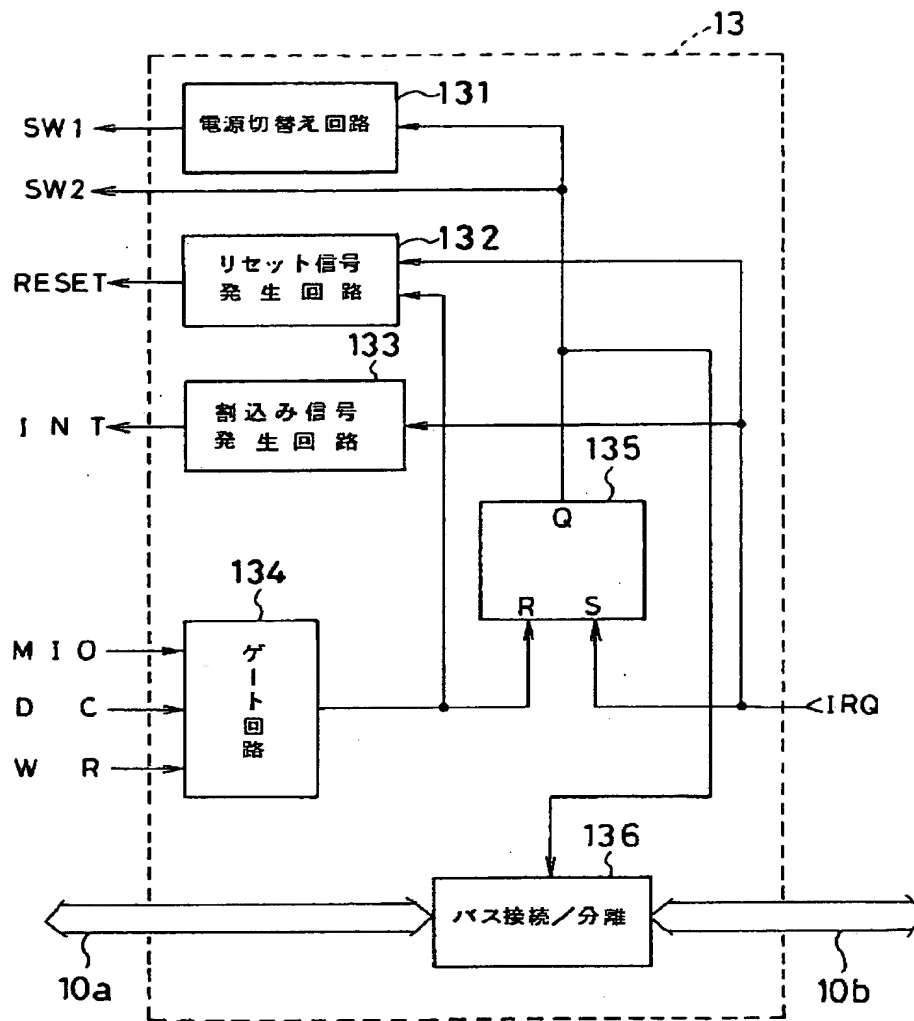
【符号の説明】

11…CPU、12…電源スイッチ回路、13…バスコントローラ、14…ROM、15…ダイナミックRAM、16…リアルタイムクロック、17…キーボードコントローラ、21…クロック発振器、22…クロック切替回路、131…電源切替回路、132…リセット信号発生回路、133…割り込み信号発生回路、134…ゲート回路、135…フリップフロップ。

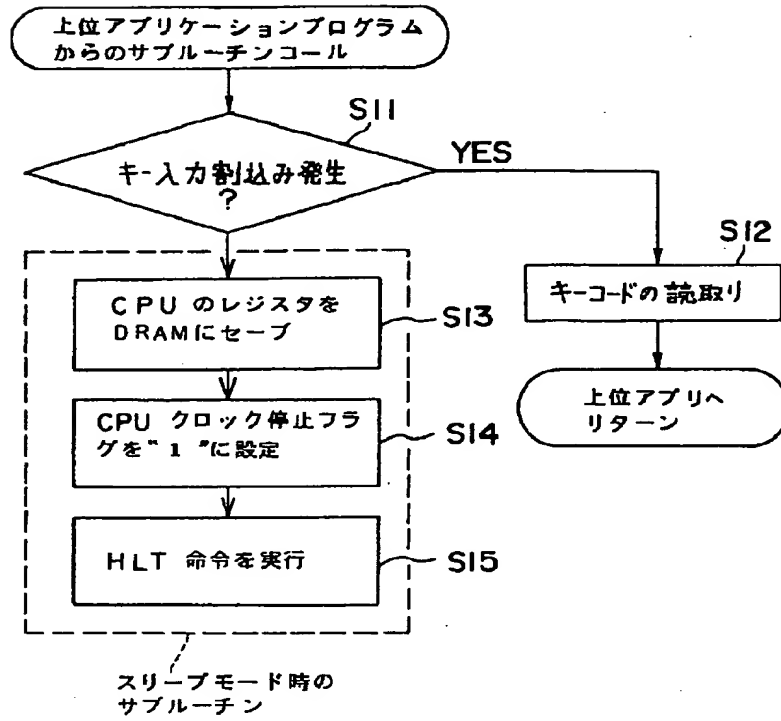
【図1】



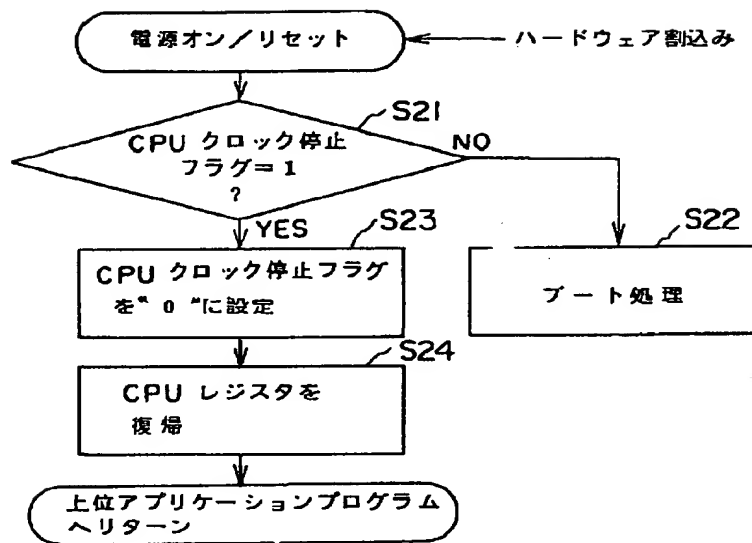
【図2】



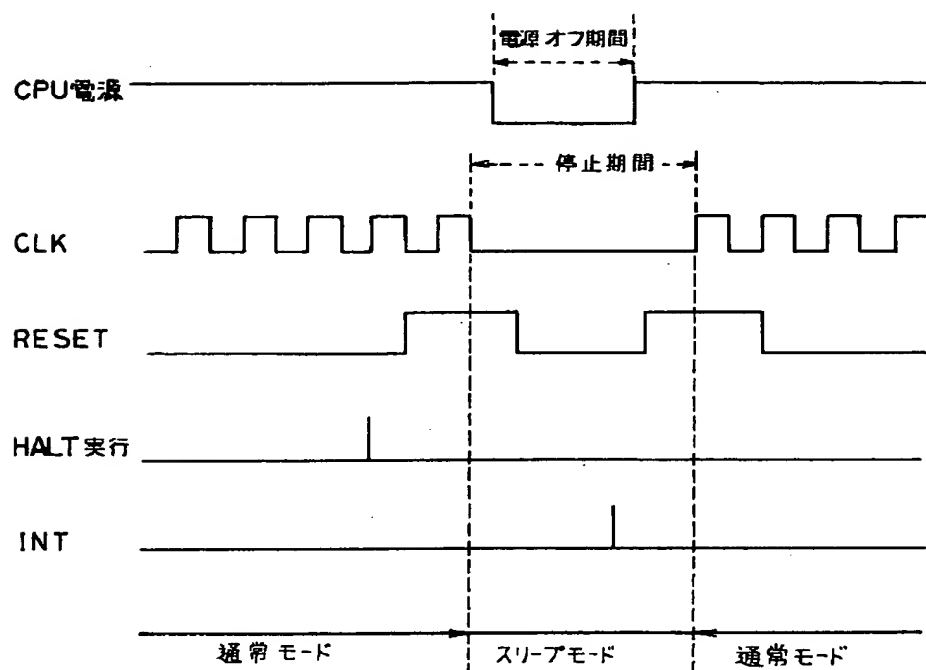
【図3】



【図4】



【図5】



【図6】

